

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-152605

(43)Date of publication of application : 18.06.1993

(51)Int.Cl.

H01L 33/00

H01L 31/02

(21)Application number : 03-339689

(71)Applicant : NEC CORP

(22)Date of filing : 28.11.1991

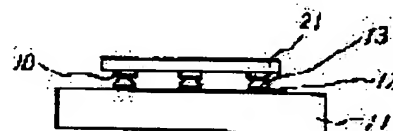
(72)Inventor : ITO MASATAKA

## (54) ARRAYED OPTICAL ELEMENT AND MOUNTING BOARD THEREOF

## (57)Abstract:

PURPOSE: To enable arrayed optical elements to be mounted on a board simply and with a high accuracy.

CONSTITUTION: A junction pad 10 on the rear surface of one of arrayed optical elements is connected with a junction pad 12 of a board via a bump-like connection metal. When reflowing, the optical element is so moved by the surface tension of a bump that the centers of both the pads coincide with each other. Since the relative location of the junction pad 10 to a light emitting or receiving point on the top surface of the optical element is set beforehand accurately, as a result, the optical element is mounted on an accurate location to the board.



## LEGAL STATUS

[Date of request for examination] 27.11.1995

[Date of sending the examiner's decision of rejection] 10.03.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-152605

(43)公開日 平成5年(1993)6月18日

(51)IntCl.<sup>5</sup>

H 0 1 L 33/00  
31/02

識別記号

庁内整理番号

A 8934-4M

7210-4M

F I

H 0 1 L 31/ 02

技術表示箇所

B

審査請求 未請求 請求項の数5(全 4 頁)

(21)出願番号

特願平3-339689

(22)出願日

平成3年(1991)11月28日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 伊藤 正隆

東京都港区芝五丁目7番1号 日本電気株式会社内

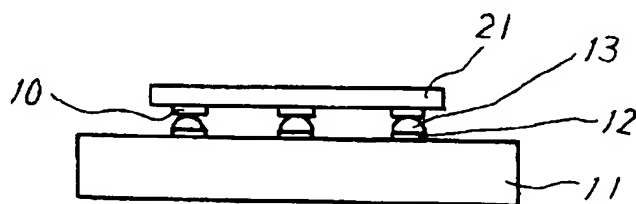
(74)代理人 弁理士 菅野 中

(54)【発明の名称】 アレイ状光素子及びその実装基板

(57)【要約】

【目的】 簡易で高精度にアレイ状光素子を基板に実装できるアレイ状光素子と実装基板を提供すること。

【構成】 アレイ状光素子の裏面に接合パッド10が基板の接合パッド12とバンプ状接続金属13を介して接続されている。リフロー時には、バンプの表面張力によって双方のパッドの中心が一致するように光素子が移動する。光素子裏面の接合パッド10は、表面の発光、あるいは受光点との相対位置が予め正確に設定されているので、結果的に光素子は基板に対して正確な位置に実装される。



## 【特許請求の範囲】

【請求項1】 複数の接合パッドを有し、同一半導体基板上にアレイ状に複数個作り付けられた発光あるいは受光素子によるアレイ状光素子であって、

複数の接合パッドは、表面の発光あるいは、受光位置との相対位置を規定して半導体基板の裏面に形成されたものであることを特徴とするアレイ状光素子。

【請求項2】 接合パッドは、3つ以上で、しかも同一直線上には位置しないものである請求項1に記載のアレイ状光素子。

【請求項3】 アレイ状光素子を実装するアレイ状光素子の実装基板であって、

アレイ状光素子は、複数の接合パッドを有し、複数の接合パッドは、表面の発光あるいは受光位置との相対位置を規定して半導体基板の裏面に形成されたものであり、

アレイ状光素子の実装基板は、アレイ状光素子の接合パッドと略一致した形状の接合パッドを表面に有するものであることを特徴とするアレイ状光素子の実装基板。

【請求項4】 アレイ状光素子とその実装基板との少なくともいずれか一方の接合パッド上には、バンプ状接合金属が設けられたものである請求項3に記載のアレイ状光素子の実装基板。

【請求項5】 バンプ状接合金属は、AuとSnとの重量比が8:2のAuSn合金である請求項4に記載のアレイ状光素子の実装基板。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、光通信等に用いられるアレイ状光素子及びその実装基板に関する。

## 【0002】

【従来の技術】 光通信は、光ファイバ、半導体レーザ(LED)、発光ダイオード(LED)、フォトダイオード(PD)を始めとして、光スイッチ、光変調器、アイソレータ、光導波路等の受動、能動素子の高性能、高機能化により応用範囲が拡大されつつある。

【0003】 近年、より多くの情報を伝達する要求が高まる中で、コンピュータ端末間、交換器や大型コンピュータ間のデータ伝送を実時間で並列に行う並列伝送が目ざれつつある。この機能を満足するものとして、複数の発光あるいは受光素子と複数の光ファイバを一体化した並列伝送モジュールがある。

【0004】 通常、発光(受光)素子には、同一半導体基板上にモノリシックに複数個配列したLEDあるいはLD、PDアレイが用いられている(以下、発光素子はLEDアレイに代表させる)。LEDアレイのp、n電極の双方が表面に形成される場合、LEDアレイの裏面は一様にメタライズされたベタ電極が一般的で、実装基板上に半田等のろう材、あるいは接着剤でダイボンドされる。

【0005】 図4(a)は、LEDアレイの一例である。4素子のLEDアレイ21は、表面に発光部22、p電極23、n電極24が形成されており、裏面は実装基板への接合のためのベタ電極25が設けられている。

【0006】 図4(b)は、LEDアレイ21が実装基板26へ実装された状態を示している。LED21は、基板26表面に設けられた接合パッド27上にベタ電極を介してダイボンドされている。LEDアレイ21のp、n電極23、24は、基板26の表面のリード電極28にワイヤボンドされている。

## 【0007】

【発明が解決しようとする課題】 通常、LEDアレイは、光ファイバアレイと光学的に結合され、それぞれが金属のパッケージ内に半永久的に固定されたモジュールの形態で用いられる。アレイデバイスの光学的結合をする場合、xyzθの4軸の光軸調整を必要とするので、モジュールの製作コストの低減のためにLEDアレイ、光ファイバ各々を数μmの精度でパッケージに固定し、無調整で光軸合わせを行うことが望まれている。

【0008】 ファイバアレイと基板26とは機械精度の嵌合等で位置合わせができるので、LEDアレイ21は、基板26の正確な位置に固定することが必要とされる。

【0009】 しかしながら、上記のようなベタ電極を介したLED21の固定方法では、マウンタの精度に支配され、精度は通常数10μmであり、高精度のステージ、画像認識装置を使用すればある程度の精度は確保できるが、高額な装置となり、結果的にコストの上昇を招く。

【0010】 本発明の目的は、上記の問題点を解決し、簡易で高精度にアレイ状光素子を基板に実装できるアレイ状光素子と実装基板を提供することにある。

## 【0011】

【課題を解決するための手段】 上記目的を達成するため、本発明によるアレイ状光素子においては、複数の接合パッドを有し、同一半導体基板上にアレイ状に複数個作り付けられた発光あるいは受光素子によるアレイ状光素子であって、複数の接合パッドは、表面の発光あるいは、受光位置との相対位置を規定して半導体基板の裏面に形成されたものである。

【0012】 また、接合パッドは、3つ以上で、しかも同一直線上には位置しないものである。

【0013】 本発明によるアレイ状光素子の実装基板においては、アレイ状光素子を実装するアレイ状光素子の実装基板であって、アレイ状光素子は、複数の接合パッドを有し、複数の接合パッドは、表面の発光あるいは受光位置との相対位置を規定して半導体基板の裏面に形成されたものであり、アレイ状光素子の実装基板は、アレイ状光素子の接合パッドと略一致した形状の接合パッドを表面に有するものである。

【0014】また、アレイ状光素子とその実装基板との少なくともいずれか一方の接合パッド上には、バンプ状接合金属が設けられたものである。

【0015】また、バンプ状接合金属は、AuとSnとの重量比が8：2のAuSn合金である。

【0016】

【作用】本発明のアレイ状光素子では、裏面の接合パッドが基板の接合パッドとバンプ状接続金属とを介して接続されているので、リフロー時にバンプの表面張力によって双方のパッドの中心が一致するように光素子が移動する。

【0017】光素子裏面の接合パッドは、表面の発光、あるいは受光点との相対位置が予め正確に設定されているので、結果的に光素子は基板に対して正確な位置に実装される。この際、平面上の位置合わせに関しては、最低2つのバンプで可能となるが、リフロー前に光素子を基板に仮置きをする場合の安定性から、1つの直線上にない少なくとも3つのバンプが必要である。

【0018】接合金属は、通常バンプの形成が容易なPbSnの共晶半田が用いられるが、AuSnの共晶半田を用いれば、クリープや位置ずれ等の長期的な信頼性を改善できる。

【0019】以上のように、アレイ状光素子の高精度の基板への実装を実現できる。また、アレイ状光素子の分割電極が裏面にある構造では、分割電極がそのまま接合パッドになるのでチップ両面の発光点と接合パッドの目合わせは不要となる。

【0020】

【実施例】以下、本発明について図面を参照して詳細に説明する。図1(a)は、本発明のアレイ状光素子の一例で外形1mm×0.5mm、ピッチ250μmの4チャンネルのInGaP/InPのLEDチップ21の表面、裏面双方の角度から描いている。表面は図4に示した従来例と同一で、Auによる4個のp電極23とn電極24が設けられている。裏面には、接合パッド10が3個設けられている。接合パッド10は、表面がAuで100μmφである。

【0021】また、両面目合わせのフォトリソグラフィ技術により発光部22との相対位置が精度良く設定されている。図1(b)は、例えばAl<sub>2</sub>O<sub>3</sub>製の実装基板11であり、表面には、LEDアレイ21裏面の接合パッドに対応するAuの接合パッド12が設けられ、接合パッド12には100μmφ、高さ約60μmの接合金属AuSn13がバンプ状に設けられている。AuSnは、AuとSnの重量比が8：2の共晶で、メッキ、蒸着、薄片のリフロー等でバンプを形成する。接合金属は、通常PbSnが用いられるが、AuSnの方が長期的な信頼性に富む。

【0022】LEDアレイ21を基板11に実装する場合には、図2(a)のように裏面の接合パッドがAuS

nバンプ13に接触するように載せる。次に、280℃になるまで加熱すると、AuSnバンプ13が溶融し、LEDアレイ21は、そのときのAuSnバンプ13の表面張力によって接合しているパッドの中心が一致するように移動する。

【0023】従って、AuSnバンプへの仮搭載時に中心がずれていても自動的に位置が修正され、結果的に基板11の正確なLEDアレイ21が実装されることになる。LEDアレイ21の位置決めのためには、接合点が最低2個あれば良いがチップの仮搭載時の安定性を考慮すると3個以上が望ましい。

【0024】接合金属13であるAuSnを基板11側에만設けたが、LEDチップ21側の接合パッド10に設けた場合、さらに双方に設けた場合でも高精度のチップ実装と同等の効果が得られる。ここでLEDアレイ21は、表面に分割電極23、24を有する構成としたが、裏面に電極を有する場合には電極と接合パッドを共有できるので裏面への新たな接合パッドの作製が不要となるので、本構成の接続が極めて有効となる。

【0025】図3は、LEDアレイ21の分割電極が裏面にある場合のLEDチップと、基板11と組合せの一例である。基板11の接合パッド12は、接合金属がバンプ状に設けられ、またパッド電極をも兼用するので基板11の電極リード14に接続する。

【0026】従って、上記のごとくアレイ状光素子の高精度の基板への実装が可能となる。本実施例ではアレイ数を4としたが、それ以外のアレイ数でも、単一の素子で同様なことが言える。接合パッドの数も3のみを示したが、それ以上の数でもかまわない。また、LEDアレイのみについて述べたが、LDやPD等他の光素子でも同一の効果が得られる。

【0027】

【発明の効果】以上説明したように本発明によれば、簡易で高精度にアレイ状光素子を基板に実装できるアレイ状光素子と実装基板法を実現できる。

【図面の簡単な説明】

【図1】本発明の実施例を示す構成図であり、(a)はアレイ状光素子の接合パッド構成図、(b)は実装基板の接合パッドの構成図である。

【図2】アレイ状光素子が基板に実装された状態を示す図である。

【図3】分割電極が裏面にある光素子の場合の光素子、実装基板の接合パッドの構成を示す図である。

【図4】(a)は、従来のアレイ状光素子用の接合パッドを示す図、(b)は、アレイ状光素子と実装基板との従来の接合方法を示す図である。

【符号の説明】

11 実装基板

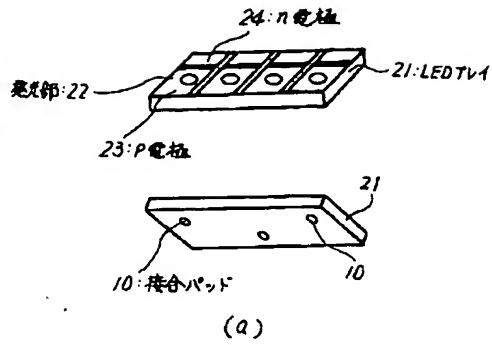
10, 12 接合パッド

13 バンプ

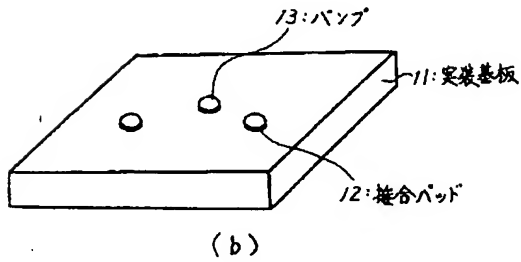
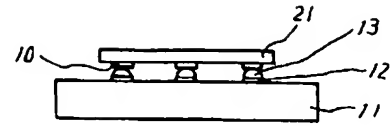
14 電極リード  
21 LEDアレイ  
22 発光部

23 p電極  
24 n電極

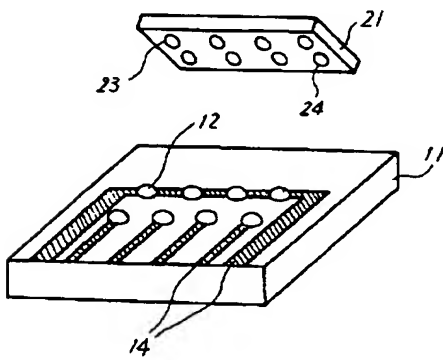
【図1】



【図2】



【図3】



【図4】

